



## Espacenet

Bibliographic data: JP 2005252236 (A)

## EII M-11KE COMMODITY AND MANUFACTURING METHOD THEREFOR

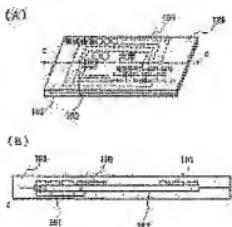
Publication date:	2005-09-15
Inventor(s):	ARAI YASUYUKI; AKIBA MAI; JINNO YOHEI; TATEMURA YUKO ±
Applicant(s):	SEMICONDUCTOR ENERGY LAB ±
Classification:	B42D15/02; B42D15/10; G06K19/07; G06K19/07; H01L21/02 - H01L21/336; H01L21/60; H01L23/12; H01L27/12; H01L29/786 international: (IPC1-7): B42D15/02; B42D15/10; G06K19/07; G06K19/07; H01L21/336; H01L21/60; H01L23/12; H01L27/12; H01L29/786 - european:
Application number:	JP20050011376 20050119
Priority number (s):	JP2004015537 20040123; JP20050011376 20050119

**Abstract of JP 2005252236  
(A)**

**PROBLEM TO BE SOLVED:** To provide a new integrated circuit, having a configuration which would not impair the desirability of business cards.

**SOLUTION:** A thin-film integrated circuit is mounted on the film-like commodity. An IDC chip has a semiconductor film with a thickness that is 0.2 [mm] or smaller as an active region, thus reducing the film thickness as compared with a chip formed by a silicon wafer. In addition, the thin-film integrated circuit can have light transmission properties, which differs from a chip formed from a silicon wafer.

Copyright © 2001, IPC & NCPB



(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2005-252236

(P2005-252236A)

(43) 公開日 平成17年9月15日 (2005. 9. 15)

(51) int. Cl. <sup>7</sup>	F 1	HO 1 L 21/60	3 1 1 S	2 C 005	テーマコード (参考)
HO 1 L 21/60		HO 1 L 27/12	B	5 B 035	
G 06 K 19/07		G 06 K 19/00	K	5 F 044	
G 06 K 19/077		HO 1 L 29/78	6 2 7 D	5 F 110	
HO 1 L 21/336		G 06 K 19/00	H		
HO 1 L 23/12					
審査請求 未請求 請求項の数 27 O L (全 28 頁) 最終頁に続く					
(21) 出願番号 特願2005-11376 (P2005-11376)	(71) 出願人 000153878				
(22) 出願日 平成17年1月19日 (2005. 1. 19)		株式会社半導体エネルギー研究所			
(31) 優先権主張番号 特願2004-15537 (P2004-15537)		神奈川県厚木市長谷 398番地			
(32) 優先日 平成16年1月23日 (2004. 1. 23)		荒井 一郎			
(33) 優先権主張国 日本国 (JP)		神奈川県厚木市長谷 398番地 株式会社			
		半導体エネルギー研究所内			
		秋葉 那衣			
		神奈川県厚木市長谷 398番地 株式会社			
		半導体エネルギー研究所内			
		(72) 発明者 野野 一洋			
		神奈川県厚木市長谷 398番地 株式会社			
		半導体エネルギー研究所内			
		(72) 発明者 鎌村 祐子			
		神奈川県厚木市長谷 398番地 株式会社			
		半導体エネルギー研究所内			
		最終頁に続く			

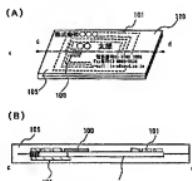
(54) 【発明の名称】 フィルム状物品及びその作製方法

(57) 【要約】 (修正有)

【課題】 名刺等のデザイン性を損ねない構成を有する新たな集積回路を提供する。

【解決手段】 フィルム状物品に薄膜集積回路を実装することを特徴とする。IDFチップは、0.2 μm以下の半導体膜を能動領域として有しているため、シリコンウェハから形成されるチップと比較して、薄膜化を達成することができる。加えて薄膜集積回路は、シリコンウェハから形成されるチップと異なり、透光性を有することができる。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

厚みが 0.2 μm 以下の半導体膜を有する薄膜集積回路が、フィルム状物品の内部に実装されていることを特徴とするフィルム状物品。

## 【請求項 2】

フィルム状物品に記載された情報を記録可能な薄膜集積回路を有し、

前記薄膜集積回路は、厚みが 0.2 μm 以下の半導体膜を有し、

前記薄膜集積回路は、前記フィルム状物品の内部に実装されていることを特徴とするフィルム状物品。

## 【請求項 3】

10

フィルム状物品に記載された情報を記録可能な薄膜集積回路と、

前記薄膜集積回路に接続されるアンテナとを有し、

前記薄膜集積回路は、厚みが 0.2 μm 以下の半導体膜を有し、

前記薄膜集積回路及び前記アンテナは、前記フィルム状物品の内部に実装されていることを特徴とするフィルム状物品。

## 【請求項 4】

フィルム状物品に記載された情報を記録可能な薄膜集積回路と、

前記薄膜集積回路に接続されるアンテナとを有し、

前記薄膜集積回路は、厚みが 0.2 μm 以下の半導体膜を有し、

前記薄膜集積回路は前記フィルム状物品の内部に実装され、前記アンテナは前記フィルム状物品の表面に実装されていることを特徴とするフィルム状物品。

20

## 【請求項 5】

請求項 1 乃至 4 のいずれか一において、前記薄膜集積回路の位置 X は、フィルム状物品の膜厚を D とすると、 $(1/2) \cdot D - 30 \mu m < X < (1/2) \cdot D + 30 \mu m$  を満たすことを特徴とするフィルム状物品。

## 【請求項 6】

30

フィルム状物品に記載された情報を記録可能な薄膜集積回路と、

前記薄膜集積回路に接続されるアンテナとを有し、

前記薄膜集積回路は、厚みが 0.2 μm 以下の半導体膜を有し、

前記薄膜集積回路及び前記アンテナは、前記フィルム状物品の表面に実装されていることを特徴とするフィルム状物品。

## 【請求項 7】

フィルム状物品に記載された情報を記録可能な薄膜集積回路と、

前記薄膜集積回路に接続されるアンテナとを有し、

前記薄膜集積回路は、厚みが 0.2 μm 以下の半導体膜を有し、

前記薄膜集積回路は前記フィルム状物品の表面に実装され、前記アンテナは前記フィルム状物品の内部に実装されていることを特徴とするフィルム状物品。

## 【請求項 8】

40

凹部が設けられたフィルム状物品は、前記フィルム状物品に記載された情報を記録可能な薄膜集積回路を有し、前記薄膜集積回路は、厚みが 0.2 μm 以下の半導体膜を有し、

前記薄膜集積回路はアンテナを実装していることを特徴とするフィルム状物品。

## 【請求項 9】

請求項 3 乃至 8 のいずれか一において、前記薄膜集積回路と前記アンテナとの接続部には、スリット状の開口部が設けられていることを特徴とするフィルム状物品。

## 【請求項 10】

請求項 3 乃至 9 のいずれか一において、異方性導電体、超音波接着剤、又は紫外線硬化樹脂を介して前記薄膜集積回路と前記アンテナとが接続されていることを特徴とするフィルム状物品。

## 【請求項 11】

請求項 1 乃至 10 のいずれか一において、前記薄膜集積回路は透光性を有することを特徴

50

とするフィルム状物品。

【請求項 1 2】

請求項 1 乃至 1 1 のいずれか一において、前記薄膜集積回路は空素を有する絶縁膜を有することを特徴とするフィルム状物品。

【請求項 1 3】

請求項 1 乃至 1 2 のいずれか一において、前記薄膜集積回路の厚みは 0.1 ~ 3  $\mu\text{m}$  であることを特徴とするフィルム状物品。

【請求項 1 4】

請求項 1 乃至 1 3 のいずれか一において、前記薄膜集積回路は 2.5  $\text{mm}^2$  以下であることを特徴とするフィルム状物品。

10

【請求項 1 5】

請求項 1 乃至 1 4 のいずれか一において、前記半導体膜の水素濃度は  $1 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$  であることを特徴とするフィルム状物品。

【請求項 1 6】

請求項 1 乃至 1 5 のいずれか一において、前記半導体膜はソース、ドレイン、及びチャネル形成領域を有し、

前記ソース、ドレイン、及びチャネル形成領域は、前記フィルム状物品を曲げる方向に対して垂直となるように設けられていることを特徴とするフィルム状物品。

【請求項 1 7】

請求項 1 乃至 1 6 のいずれか一において、複数の前記薄膜集積回路を実装することを特徴とするフィルム状物品。

20

【請求項 1 8】

請求項 1 乃至 1 7 のいずれか一において、複数の前記薄膜集積回路を実装し、前記複数の薄膜集積回路はアンテナが一体形成された薄膜集積回路であることを特徴とするフィルム状物品。

【請求項 1 9】

請求項 1 乃至 1 8 のいずれか一に記載のフィルム状物品は名刺であることを特徴とするフィルム状物品。

【請求項 2 0】

第 1 の基板に厚みが 0.2  $\mu\text{m}$  以下の半導体膜を有する、複数の薄膜集積回路を形成し、前記複数の薄膜集積回路を第 2 の基板へ転置し、

30

前記第 2 の基板を切断することにより、各薄膜集積回路を切り出し、

前記薄膜集積回路の接続端子に、アンテナを接続し、

前記薄膜集積回路及び前記アンテナをフィルム状物品の基材で挟み込むことを特徴とするフィルム状物品の作製方法。

【請求項 2 1】

第 1 の基板に厚みが 0.2  $\mu\text{m}$  以下の半導体膜を有する、複数の薄膜集積回路を形成し、前記薄膜集積回路を第 2 の基板へ転置し、

前記第 2 の基板を切断することにより、各薄膜集積回路を切り出し、

前記薄膜集積回路の接続端子に、アンテナを接続し、

40

前記薄膜集積回路及び前記アンテナをフィルム状物品の基材の表面に実装することを特徴とするフィルム状物品の作製方法。

【請求項 2 2】

第 1 の基板に厚みが 0.2  $\mu\text{m}$  以下の半導体膜を有する、複数の薄膜集積回路を形成し、前記薄膜集積回路を第 2 の基板へ転置し、

前記第 2 の基板を切断することにより、各薄膜集積回路を切り出し、

前記薄膜集積回路の接続端子に、アンテナを接続し、

前記薄膜集積回路及び前記アンテナをフィルム状物品の基材の表面の凹部に実装することを特徴とするフィルム状物品の作製方法。

【請求項 2 3】

50

第1の基板に厚みが0.2μm以下の半導体膜を有する、複数の薄膜集積回路を形成し、前記薄膜集積回路を第2の基板へ転置し、

前記第2の基板を切断することにより、各薄膜集積回路を切り出し、

フィルム状物品の基材で前記薄膜集積回路を挟み込み、

前記基材に形成されたスリット状の開口部を介して、前記薄膜集積回路にアンテナを接続するように、前記基材の表面に前記アンテナを形成することを特徴とするフィルム状物品の作製方法。

【請求項24】

フィルム状物品の基材の表面にアンテナを形成し、

前記基材の開口部を介して、厚みが0.2μm以下の半導体膜を有する薄膜集積回路が接続するように、前記薄膜集積回路を実装するフィルム状物品の作製方法であって、

10

前記薄膜集積回路は、第1の基板に複数形成され、前記複数の薄膜集積回路を第2の基板へ転置し、前記第2の基板を切断することにより、前記複数の薄膜集積回路を切り出すことを特徴とするフィルム状物品の作製方法。

【請求項25】

請求項20乃至24のいずれか一において、前記アンテナと、前記薄膜集積回路とを異方性導電体、超音波接着剤、又は紫外線硬化樹脂を用いて接続することを特徴とするフィルム状物品の作製方法。

【請求項26】

請求項20乃至25のいずれか一において、前記第2の基板は、

20

ポリエチレン-テレフタレート、ポリエチレンナフタレート、ポリエーテルサルファン、及びアクリルを有することを特徴とするフィルム状物品の作製方法。

【請求項27】

請求項20乃至26のいずれか一において、前記アンテナは、

液滴吐出法、スパッタリング法、印刷法、メッキ法、フォトリソグラフィー法及びメタルマスクを用いた蒸着法のいずれか、又はそれらを組み合わせた方法により形成することを特徴とするフィルム状物品の作製方法。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、薄膜集積回路を実装したフィルム状物品及びその作製方法に関する。

【背景技術】

【0002】

近年、シリコンウェハから形成されるチップを実装した商品を見かける機会が増えてきた。シリコンウェハから形成されるチップにより、多様な情報を記録し、消費者等へ情報を提供することができる。

【0003】

またシリコンウェハから形成されるチップは、情報の入力を手動で行う必要がないため、入力手間やミスを省くことが期待されている。例えば、情報を発信する必要が生じた際に、相手の宛先番号の読み取り誤りを防止し、簡易なシステム構成でダイヤル操作の誤りがなく、正確に発信できる手段を提供するため、名刺内容の情報を記憶するメモリ機能として非接触ICタグを具備するメモリ機能付き名刺が提案されている（特許文献1参照）。

40

【特許文献1】特開2002-183693号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし上記特許文献1では、シリコンウェハから形成されるチップが厚いため、当該チップが設けられている領域には突起ができたり、目に見える大きさで設けられるため、名刺のデザイン性を低下させていた。

50

## 【0005】

そこで本発明は、シリコンウェハから形成されるチップと異なり、デザイン性を損ねない構成を有する集積回路、該集積回路を実装するフィルム状物品、例えば名刺、カード、刊行物を提供することを課題とする。

## 【課題を解決するための手段】

## 【0006】

上記課題を鑑み、本発明は、名刺、カード、刊行物等のフィルム状物品に薄膜集積回路（以下 I D F チップとも表記する）を実装することを特徴とする。本発明の I D F チップは、0.2  $\mu$ m 以下、代表的には 40 nm ~ 170 nm、好ましくは 50 nm ~ 150 nm の半導体膜を能動領域として有することを特徴とする。そのため、シリコンウェハから形成されるチップと比較して、薄膜化を達成することができる。

10

## 【0007】

そして本発明の I D F チップは非常に薄いため、フィルム状物品の材料で挟み込み、当該物品の内部へ実装することができる。その結果、フィルム状物品のデザイン性を損ねることがない。

## 【0008】

フィルム状物品とは、例えば名刺、カード、刊行物といった薄型の物品を指す。これらフィルム状物品の材料は、ポリプロピレン、ポリエチレン、ポリスチレン、ポリカーボネイト、ポリエチレン-テレフタレート（P E T）、ポリエチレンナフタレート（P E N）、ポリエーテルサルファン（P E S）、ポリメタルクリレート、A B S 等のアクリル系樹脂等の有機材料、又はクラフトパルプ等の化学パルプ、機械パルプ、麻、ケナフ等の非木材原料から得られるパルプ、古紙パルプ、合成パルプ等の紙材料等がある。

20

## 【0009】

また本発明は、I D F チップは、シリコンウェハから形成されたチップと異なり透光性を有することを特徴とする。そのため、I D F チップを当該物品の表面に貼り付けたり、物品の凹部等実装しても構わない。このように表面等へ実装しても、I D F チップは、透光性を有し、更に薄型であるためデザイン性を損ねることがない。

30

## 【0010】

また好ましくは、I D F チップが有する半導体膜は、窒素を有する珪素膜等の絶縁膜、及び樹脂に挟まれるように形成すると好ましい。名刺等のフィルム状物品は手で触る機会が多く、半導体膜へのN a 等のアルカリ金属侵入が懸念される。そこで絶縁膜や樹脂で覆うことにより、半導体膜へのN a 等のアルカリ金属の侵入を防ぐことができると期待される。

## 【0011】

以下に、本発明の具体的な構成を示す。

## 【0012】

本発明のフィルム状物品は、厚みが 0.2  $\mu$ m 以下の半導体膜を有する薄膜集積回路が、フィルム状物品の内部に実装されていることを特徴とする。

40

## 【0013】

本発明のフィルム状物品は、フィルム状物品に記載された情報を記録可能な薄膜集積回路を有し、厚みが 0.2  $\mu$ m 以下の半導体膜を有する薄膜集積回路は、フィルム状物品の内部に実装されていることを特徴とする。

## 【0014】

本発明のフィルム状物品は、フィルム状物品に記載された情報を記録可能な薄膜集積回路と、薄膜集積回路に接続されるアンテナとを有し、厚みが 0.2  $\mu$ m 以下の半導体膜を有する薄膜集積回路及びアンテナは、フィルム状物品の内部に実装されていることを特徴とする。

50

## 【0015】

本発明のフィルム状物品は、フィルム状物品に記載された情報を記録可能な薄膜集積回路と、薄膜集積回路に接続されるアンテナとを有し、厚みが 0.2  $\mu$ m 以下の半導体膜を有

する薄膜集積回路はフィルム状物品の内部に実装され、アンテナはフィルム状物品の表面に実装されていることを特徴とする。

【0016】

本発明のフィルム状物品において、薄膜集積回路の位置Xは、フィルム状物品の膜厚をDとすると、 $(1/2) \cdot D - 30 \mu m < X < (1/2) \cdot D + 30 \mu m$ を満たすことを特徴とする。

【0017】

本発明のフィルム状物品は、フィルム状物品に記載された情報を記録可能な薄膜集積回路と、薄膜集積回路に接続されるアンテナとを有し、厚みが0.2μm以下の半導体膜を有する薄膜集積回路及びアンテナは、フィルム状物品の表面に実装されていることを特徴とする。

10

【0018】

本発明のフィルム状物品は、フィルム状物品に記載された情報を記録可能な薄膜集積回路と、薄膜集積回路に接続されるアンテナとを有し、厚みが0.2μm以下の半導体膜を有する薄膜集積回路はフィルム状物品の表面に実装され、アンテナはフィルム状物品の内部に実装されていることを特徴とする。

【0019】

本発明の凹部が設けられたフィルム状物品は、フィルム状物品に記載された情報を記録可能な薄膜集積回路を有し、厚みが0.2μm以下の半導体膜を有する薄膜集積回路はアンテナを実装していることを特徴とする。

20

【0020】

なおフィルム状物品に記載された情報とは、フィルム状物品に記した情報であり、例えば印字された文字、マーク、記号等である。これら印字された文字、マーク、記号等は色を有していてもよい。また音、手触り、凹凸形状等、五感によりわかる情報でもよい。

【0021】

本発明のフィルム状物品において、薄膜集積回路とアンテナとの接続部には、スリット状の開口部が設けられていることを特徴とする。

【0022】

本発明のフィルム状物品において、異方性導電体、超音波接着剤、又は紫外線硬化樹脂を介して薄膜集積回路と前記アンテナとが接続されていることを特徴とする。

30

【0023】

本発明のフィルム状物品において、薄膜集積回路は透光性を有することを特徴とする。

【0024】

本発明のフィルム状物品において、薄膜集積回路は窒素を有する絶縁膜を有することを特徴とする。

【0025】

本発明のフィルム状物品において、薄膜集積回路の厚みは0.1～3μmであることを特徴とする。

【0026】

本発明のフィルム状物品において、薄膜集積回路は $2.5 \text{ mm}^2$ 以下であることを特徴とする。

40

【0027】

本発明のフィルム状物品において、薄膜集積回路は、水素濃度が $1 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ である半導体膜を有することを特徴とする。

【0028】

本発明のフィルム状物品において、半導体膜はソース、ドレイン、及びチャネル形成領域を有し、ソース、ドレイン、及びチャネル形成領域は、フィルム状物品を曲げる方向に対して垂直となるように設けていることを特徴とする。

【0029】

本発明のフィルム状物品において、複数の薄膜集積回路を実装することを特徴とする。

50

## 【0030】

本発明のフィルム状物品において、複数の薄膜集積回路を実装し、複数の薄膜集積回路はアンテナが一体形成された薄膜集積回路であることを特徴とする。

## 【0031】

本発明のフィルム状物品の作製方法は、第1の基板に、厚みが0.2μm以下の半導体膜を有する、複数の薄膜集積回路を形成し、複数の薄膜集積回路を第2の基板へ転置し、第2の基板を切断することにより、各薄膜集積回路を切り出し、薄膜集積回路の接続端子に、アンテナを接続し、薄膜集積回路及び前記アンテナをフィルム状物品の基材で挟み込むことを特徴とする。

更に好ましくは、第2の基板のない状態で、薄膜集積回路をフィルム状物品の基材で挟み込むとよい。

## 【0032】

本発明のフィルム状物品の作製方法は、第1の基板に、厚みが0.2μm以下の半導体膜を有する、複数の薄膜集積回路を形成し、薄膜集積回路を第2の基板へ転置し、第2の基板を切断することにより、各薄膜集積回路を切り出し、薄膜集積回路の接続端子に、アンテナを接続し、薄膜集積回路及びアンテナをフィルム状物品の基材の表面に実装することを特徴とする。

更に好ましくは、第2の基板のない状態で、薄膜集積回路をフィルム状物品の基材の表面に実装するとよい。

## 【0033】

本発明のフィルム状物品の作製方法は、第1の基板に、厚みが0.2μm以下の半導体膜を有する、複数の薄膜集積回路を形成し、薄膜集積回路を第2の基板へ転置し、第2の基板を切断することにより、各薄膜集積回路を切り出し、薄膜集積回路の接続端子に、アンテナを接続し、薄膜集積回路及びアンテナをフィルム状物品の基材の表面の凹部に実装することを特徴とする。

更に好ましくは、第2の基板のない状態で、薄膜集積回路をフィルム状物品の基材の表面の凹部に実装するとよい。

## 【0034】

本発明のフィルム状物品の作製方法は、第1の基板に、厚みが0.2μm以下の半導体膜を有する、複数の薄膜集積回路を形成し、薄膜集積回路を第2の基板へ転置し、第2の基板を切断することにより、各薄膜集積回路を切り出し、フィルム状物品の基材で薄膜集積回路を挟み込み、基材に形成されたスリット状の開口部を介して、薄膜集積回路にアンテナを接続するように、基材の表面にアンテナを形成することを特徴とする。

更に好ましくは、第2の基板のない状態で、フィルム状物品の基材で薄膜集積回路を挟み込むとよい。

## 【0035】

本発明のフィルム状物品の作製方法は、フィルム状物品の基材の表面にアンテナを形成し、基材の開口部を介して、厚みが0.2μm以下の半導体膜を有する薄膜集積回路が接続するように、薄膜集積回路を実装するフィルム状物品の作製方法であって、薄膜集積回路は、第1の基板に複数形成され、複数の薄膜集積回路を第2の基板へ転置し、第2の基板を切断することにより、前記複数の薄膜集積回路を切り出すことを特徴とする。

更に好ましくは、第2の基板のない状態で、基材の表面に薄膜集積回路を実装するとよい。

## 【0036】

本発明のフィルム状物品の作製方法において、アンテナと、薄膜集積回路とを異方性導電体、超音波接着剤、又は紫外線硬化樹脂を用いて接続することを特徴とする。

## 【0037】

本発明のフィルム状物品の作製方法において、第2の基板は、ポリエチレン-テレフタレート、ポリエチレンナフタレート、ポリエーテルサルファン、及びアクリルを有することを特徴とする。

10

20

30

40

50

## 【0038】

本発明のフィルム状物品の作製方法において、アンテナは、液滴吐出法、スパッタリング法、印刷法、メッキ法、フォトリソグラフィー法及びメタルマスクを用いた蒸着法のいずれか、又はそれらを組み合わせた方法により形成することを特徴とする。

## 【発明の効果】

## 【0039】

本発明のIDFチップは、薄型、透光性を有するため、フィルム状物品、例えば名刺やカードへIDFチップを実装してもデザイン性を損ねることがない。加えて本発明のIDFチップは、軽量、柔軟性に富むため、IDFチップの耐久性を向上させることができる。このように、IDFチップにより、デザイン性を損ねることなく名刺やカード等へ実装することができる。

10

## 【0040】

また、このようなIDFチップを適用することにより、セキュリティ性を高めることができる。もちろん、名刺やカード等にIDFチップを実装することにより、情報の管理を簡便なものとすることができます。また手入力によるミスをなくし、短時間で情報交換を行なうことができる。このように、IDFチップにより名刺やカード等の利便性を向上することができる。

## 【発明を実施するための最良の形態】

## 【0041】

以下に、本発明の実施の形態を図面に基づいて説明する。但し、本発明は多くの異なる形態で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

20

## 【0042】

以下の実施の形態の多くは、フィルム状物品として名刺を用いて説明するが、本発明はこれに限定されるものではない。

## 【0043】

## (実施の形態1)

本実施の形態では、IDFチップ実装の名刺の構成、及び名刺への実装方法について説明する。なお本実施の形態では、非接触型のIDFチップを名刺へ実装する場合を用いて説明するがこれに限定されない。また特に、非接触型のIDFチップを無線チップとも呼ぶ。

30

## 【0044】

図1(A)に示すように、IDFチップ100と、アンテナ101とが形成されたアンテナ用基板102を用意する。IDFチップは、ガラス基板上へ形成し、その後の剥離工程を経て、アンテナ用基板102へ転置することができる。また剥離工程後、フレキシブル基板へ転置後、アンテナ用基板102へ実装してもよい。アンテナの作製工程及び剥離工程の詳細については後述する。

40

## 【0045】

また本実施の形態において、アンテナはIDFチップと別に形成しているが、IDFチップの作製工程で、一体となるように形成してもよい。通信距離が数十cmと短い場合は、アンテナをさほど長くする必要がなく、IDFチップと一体形成することが可能となる。一体形成する場合は後述する。

## 【0046】

IDFチップは0.2μm以下、代表的には40nm～170nm、好ましくは50nm～150nmの半導体膜を能動領域として有しているため、シリコンウェハから形成されるチップと比較して、薄膜化を達成することができる。半導体膜を含めた全体の厚みは、5μm以下、好ましくは0.1μm～3μmとすることができる。またIDFチップは商

50

品自体へ転置したり、フレキシブル基板へ転置したりすることができるため、シリコンウェハから形成されるチップと比較して、軽量化を達成することができる。このようなIDFチップにより、名刺等のフィルム状物品のデザイン性を損ねることがない。

## 【0047】

更にIDFチップが有する半導体膜は、シリコンウェハから形成されるチップと異なり、水素を $1 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ 有する。水素により、半導体膜中の欠陥（ダングリングボンド）を緩和する、所謂欠陥のターミネート効果を奏すことができる。加えて、IDFチップの柔軟性を高めることができる。その結果、名刺のような柔軟性の高いフィルム状物品に実装しても、IDFチップの破損を防止することができる。また水素の代わりにハロゲンを有するように形成してもよい。

## 【0048】

図1（B）には、アンテナ用基板102のa-bにおける断面図を示す。IDFチップ100は、アンテナ用基板の一方の面102aに設けられており、アンテナ101a、101bはアンテナ用基板の一方の面102a、及び他方の面102bにそれぞれ設けられている。

## 【0049】

図1（C）及び（D）には、アンテナと、IDFチップとの接続領域の拡大図を示す。

## 【0050】

図1（C）左図は、アンテナ101a、101bが交差する領域を示している。アンテナ101a、101bは、アンテナ用基板102を介して両面に設けられているため、上方から見ると交差する領域がある。このアンテナの交差部では、アンテナ間でショートしないように絶縁物を介す必要がある。本実施の形態では、この絶縁物として、アンテナ用基板102の絶縁性を利用している。そのため、アンテナ用基板102の両面に設けられたアンテナ101a、101bは、アンテナ用基板の開口部を介して接続している。開口部は、例えばスリット状に設けられており、アンテナ101aとアンテナ101bとをプレスすることにより、アンテナの材料が押し出され、アンテナ101aとアンテナ101bとが接続されている。スリット状に開口部を設けることにより、不必要なアンテナ材料が押し出されたり、不要な圧力がかかることがなく、アンテナ101aが剥がれることを防止できる。なお開口部は、スリット状に限定されることははない。

## 【0051】

また図1（C）右図は、アンテナ用基板102を介して、IDFチップ100と、アンテナ101bとが接続する領域を示している。アンテナの交差領域と同様に、アンテナ用基板102に設けられた開口部から、アンテナ101bの材料が押し出されることで、IDFチップが有する接続配線に接続される。開口部は、アンテナが交差する領域と同様にスリット状に設けててもよい。このとき、IDFチップには、接続を容易にするため、接続端子となる領域（以下、接続端子と表記する）としてパンプ106を設けるとよい。このようなパンプにより、接続抵抗を下げることができる。

## 【0052】

図1（D）には、図1（C）と異なる手段によりアンテナ101a及び101bを接続する例を示す。

## 【0053】

図1（D）左図は、アンテナ用基板102を介して両面に設けられたアンテナが交差する領域であって、図1（C）右図と同様に、スリット状の開口部が設けられている。異なる構成は、アンテナ101aと、アンテナ101bとを接続する手段に、導電体107を有する異方性導電体を用いている点である。このようにアンテナ材料以外の導電体を用いて接続してもよい。

## 【0054】

図1（D）右図は、IDFチップとアンテナとが接続される領域であって、図1（C）左図と同様に、開口部が設けられている。異なる構成は、アンテナとIDFチップとを接続する手段に、パンプのかわりに、導電体107を有する異方性導電体を用いている点であ

10

20

30

40

50

る。

【0055】

なお異方性導電体は、接続領域に選択的に設けてもよいし、アンテナ用基板102の全体に設けてもよい。異方性導電体を全体に設ける場合であっても、接続領域において、導電体107が圧縮されることで、接続領域のアンテナ同士、及びアンテナとIDFチップのみが接続される。そのため、接続する必要のないアンテナ同士がショートすることはない。

【0056】

本実施の形態では、アンテナ用基板の両面にアンテナ101a、101bを形成する場合について説明したが、一方の面に設けられた第1のアンテナ上に絶縁膜を形成し、交差部でのショートを防止するため絶縁膜を形成し、該絶縁膜上に第2のアンテナを形成し、第1及び第2のアンテナを絶縁膜に形成されたコンタクトホールを介して接続してもよい。

10

【0057】

このようなアンテナ用基板を、名刺の基材105へ挟み込んで名刺にIDFチップを実装する。

【0058】

その後、図2(A)に示すように、名刺120表面に、所定の記載を印字する。このようにIDFチップ実装の名刺が完成する。

【0059】

図2(B)には、名刺120のc-dにおける断面図を示す。

20

【0060】

このようにIDFチップを袋状に挟み込むことにより、接着面、具体的には接着する必要のある端部が3辺と少なくすることができる。そして名刺の強度、つまり耐久性を向上させることもできる。

【0061】

本実施の形態では、袋状に挟み込むことによりIDFチップを実装する例を説明したが、二つの紙状の基材によりIDFチップを挟んで実装してもよい。この場合、接着する必要のある端部が4辺となる。

【0062】

また接着面は、端部のみとするだけでなく、アンテナ用基板102の所定の領域に開口部を設けて、接着性を増加させてもよい。

30

【0063】

また図3に示すように、アンテナ101が一体形成されたIDFチップ100を実装してもよい。IDFチップは、その周囲が名刺の基材105で覆われるよう形成し、IDFチップは、名刺の中心部に配置するとよい。その結果、IDFチップの機械的強度を高めることができる。具体的には、IDFチップを挟み込む位置(IDFチップの中心) : Xは、名刺の膜厚をDとすると、 $(1/2) \cdot D - 30 \mu m < X < (1/2) \cdot D + 30 \mu m$ とするといよい。この位置は、アンテナが別途形成されている場合であっても、満たすと好ましい。

40

【0064】

以上、本実施の形態のようにIDFチップを名刺の基材で覆うこと、つまり名刺内部に実装することにより、IDFチップ及び名刺の耐久性を向上させることができる。

【0065】

またIDFチップに入力されている情報は、名刺の印字に関する情報、ホームページ等の、その他の企業に関する情報、又は企業の宣伝等が挙げられる。特に、電話番号や電子メールアドレス等の情報を取り扱う場合、名刺を受け取った側がアクセスするとき、例えば電子メールソフトにメールアドレスが自動入力されるといよい。具体的には、IDFチップの情報を読み出すリーダ装置を介して、パーソナルコンピュータ等に自動的に入力されるといよい。その結果、手動による入力ミスを防止することができる。

【0066】

50

本実施の形態では、非接触型 I D F チップを実装する場合について説明したが、接触型 I D F チップ、及びハイブリッド型 I D F チップのいずれを適用してもよい。

【0067】

(実施の形態 2)

上記特許文献 1 に記載されるように、シリコンウェハから形成するチップは非透光性であるため、名刺の裏面、つまり印字面のない面に実装していた。しかし、本発明の I D F チップは透光性を有するため、名刺の表面であって、印字面上に実装しても構わない。そこで本実施の形態では、上記実施の形態と異なり、名刺の表面に I D F チップを貼り付ける場合について説明する。

【0068】

図 4 (A) には、表面に I D F チップ 100 及びアンテナ 101 を実装した名刺 120 を示す。また図 4 (B) には e-f における断面図を示す。なお I D F チップ及びアンテナの構造及び作製工程は後述する。

【0069】

I D F チップが透光性を有する一方、アンテナは金属から形成されることが多く、非透光性である。そのため、アンテナは名刺の端、つまり名刺の周囲へ形成するとよい。また透光性を有する金属材料、例えばインジウム錫酸化物 (ITO, Indium Tin Oxide) 、酸化インジウムに 2~20% の酸化亜鉛 (ZnO) を混合した I ZO (indium zinc oxide) 、酸化インジウムに 2~20% の酸化珪素 (SiO<sub>2</sub>) を混合した ITO-SiO<sub>2</sub> (便宜上 I T S O と表記する) 、有機インジウムを用いて、アンテナを形成することができれば、印字を妨げることがない。

【0070】

またあえて、アンテナの非透光性を利用して、名刺の美観を高めてもよい。すなわち、アンテナを飾りとして名刺に形成してもよい。

【0071】

このように I D F チップを実装後、名刺全体を封止加工 (ラミネート加工) により樹脂 121 で覆い、I D F チップ及び名刺の耐久性を向上させることもできる。また I D F チップの不純物の侵入が懸念される場合、少なくとも I D F チップを覆うように樹脂等を形成する。

【0072】

もちろん I D F チップやアンテナは、名刺の裏面等の印字のない面に実装しても構わない。

【0073】

本実施の形態では、非接触型 I D F チップを実装する場合について説明したが、接触型 I D F チップ、及びハイブリッド型 I D F チップのいずれを適用してもよい。

【0074】

(実施の形態 3)

本実施の形態では、上記実施の形態と異なり、凹部に I D F チップを実装した名刺の形態について説明する。

【0075】

図 5 (A) には、凹部 122 にアンテナを一体形成した I D F チップ 100 を実装した名刺 120 を示す。アンテナを一体形成した I D F チップであっても、5 mm<sup>2</sup> (2.5 m<sup>2</sup>) 以下、好ましくは 0.3 mm<sup>2</sup> (0.09 mm<sup>2</sup>) ~ 4 mm<sup>2</sup> (1.6 mm<sup>2</sup>) とすることができるため、名刺の模様として設けられるような凹部に実装することができる。また図 5 (B) には g-h における断面図を示す。なお I D F チップ及びアンテナの構造及び作製工程は後述する。

【0076】

アンテナを一体形成した I D F チップ 100 は、アンテナ用基板 102 上に形成されたアンテナ 101 と、I D F チップ 100 が異方性導電体 123 の導電体 107 を介して接続された状態を有する。そして少なくとも I D F チップを覆って樹脂 125 等が設けられて

10

20

30

40

50

いる。樹脂により I D F チップの耐久性を向上させたり、実装時の破損を防止したり、携帯性を高めることができる。

【0077】

このように凹部に設ける場合は、アンテナを一体形成した I D F チップが好ましいが、上記実施の形態のようにアンテナを別途形成してもよい。

【0078】

このように I D F チップを実装後、凹部の平坦性を高めるために I D F チップを樹脂 121 で覆ってもよい。樹脂により、I D F チップの耐久性を向上し、不純物の侵入を防止することもできる。また名刺全体を覆うように、封止加工（ラミネート加工）し、名刺の耐久性を向上させてよい。

10

【0079】

本実施の形態では、非接触型 I D F チップを実装する場合について説明したが、接触型 I D F チップ、及びハイブリッド型 I D F チップのいずれを適用してもよい。

【0080】

（実施の形態 4）

本実施の形態では、上記実施の形態と異なる名刺の形態について説明する。

【0081】

図 6 (A) に示すように、I D F チップ 100 を一方の基材 105a、及び他方の基材 105b により挟み込むように実装する。なお I D F チップの構造及び作製工程は後述する。

20

【0082】

その後、図 6 (B) に示すように、一方の基板 105a と他方の基材 105b を接着する。このとき、一方の基材の表面に開口部が設けられており、当該開口部を介して I D F チップのパンプ 106 と、名刺表面に形成されたアンテナ 101 とを接続することができる。このときアンテナは、非透光性を有することが多いため、名刺の端、つまり周囲へ形成するとよい。なおアンテナの構造及び作製工程は後述する。

【0083】

図 6 (C) には、名刺 120 の上面図を示しており、m-n における断面図が図 6 (A) (B) に相当する。

30

【0084】

このように I D F チップと、アンテナを、名刺の内部と表面、といった異なる位置に形成することにより、I D F チップ及びアンテナの実装位置やサイズの制約をなくすことができる。例えば、C P U (中央演算処理装置) 等を有する I D F チップを実装する場合、I D F チップのサイズが大きくなってしまう。加えて、アンテナの巻き数を多くする必要もある。なおアンテナの巻き数は、通信距離にも制約される。このような場合、名刺のサイズに、アンテナと I D F チップと実装することが難しくなることが懸念される。しかし、本実施の形態のようにアンテナと、I D F チップとの実装位置を分けることにより、これらの実装を可能にすることができます。

【0085】

本実施の形態では、非接触型 I D F チップを実装する場合について説明したが、接触型 I D F チップ、及びハイブリッド型 I D F チップのいずれを適用してもよい。

40

【0086】

（実施の形態 5）

本実施の形態では、上記実施の形態と異なる名刺の形態について説明する。

【0087】

I D F チップは、シリコンウェハから形成されるチップと異なり、透光性を有する基板上に形成することができるので、透光性を有する。そのため、印字上に I D F チップを実装しても、表示を妨げることがないことは上述した通りである。しかし、アンテナは金属からなるため、透光性を有することが難しかった。透光性を有する材料を検討する余地はあるが、抵抗等の問題がある。そこで、本実施の形態では、アンテナを名刺内部に実装し、

50

I D F チップを名刺表面に実装する形態を説明する。

【0088】

まず図7 (A) に示すように、上記実施の形態と同様に、他方の基材105b上にアンテナを形成する。なおアンテナの構造及び作製工程は後述する。そして図7 (B) に示すように、当該アンテナを一方の基材105a及び他方の基材105bで挟み込む。このとき、一方の基材105aには、開口部が設けられており、I D F チップ100のパンプ106と接続することができる。開口部は、アンテナがI D F チップと接続するための端子領域上に設けられている。なおI D F チップの構造及び作製工程は後述する。

【0089】

図7 (C) には、名刺120の上面図を示しており、o-pにおける断面図が図7 (A) (B) に相当する。

10

【0090】

このように透光性を有するI D F チップのみを名刺表面に実装することにより、I D F チップの実装位置やサイズの制約をなくすことができる。またアンテナとI D F チップを異なる位置に形成するため、アンテナ及びI D F チップの実装位置やサイズの制約をなくすことができることは上記実施の形態と同様である。特に、透光性を有するI D F チップを名刺表面に実装することにより、印字による表示を妨げることがなく好ましい。

【0091】

本実施の形態では、非接触型I D F チップを実装する場合について説明したが、接触型I D F チップ、及びハイブリッド型I D F チップのいずれを適用してもよい。

20

【0092】

(実施の形態6)

本実施の形態では、上記実施の形態と異なり、複数のI D F チップを実装する名刺の形態について説明する。

【0093】

図10 (A) に示すように、6つのI D F チップ100 (A)、100 (B)、100 (C)、100 (D)、100 (E)、100 (F) を名刺120へ実装する。複数のI D F チップのうち、アンテナ101はI D F チップ100 (A) にのみ接続され、その他はアンテナが一体形成されたI D F チップと接続することができる。なおI D F チップ及びアンテナの構造及び作製工程は後述する。

30

【0094】

複数のI D F チップを実装することにより、名刺に入力される情報量を増やすことができる。更には、名刺の不正使用を防止することができ、セキュリティを向上させることができる。

【0095】

例えば、各I D F チップの相互関係（例えば、配置等）を用い、I D F チップの偽造を防止したりできセキュリティ性を高めることができる。I D F チップをランダムに配置することにより、当該配置との一致不一致を用いても、偽造を防止することができる。

40

【0096】

また、各I D F チップが有する固有データが一致しない限り、情報を開示できないようにする。固有データとして、マスクROMを利用したり、半導体膜や絶縁膜等のパターンング時にシリアルナンバーを刻印することができる。

【0097】

また図10 (B) に示すように、全てのI D F チップをアンテナ一体形成のI D F チップとすることができる。

【0098】

以上、複数のI D F チップを実装する形態を示したが、バーコード、又は磁気テープ等の情報蓄積手段を用いて、情報量を増やしたり、セキュリティを向上させてもよい。

【0099】

(実施の形態7)

50

本実施の形態では、大型基板から複数のIDFチップを形成する場合について図8を用いて説明し、右図にはk-1における断面図を示す。

#### 【0100】

図8(A)に示すように絶縁表面を有する基板200上に、金属を有する膜(以下、金属層と表記する)201を形成する。金属としては、W、Ti、Ta、Mo、Nd、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Irから選ばれた元素または前記元素を主成分とする合金材料若しくは化合物材料からなる単層、或いはこれらの積層を用いることができる。金属層の作製方法として例えば、金属のターゲットを用いるスパッタリング法により形成すればよい。なお金属層の膜厚は、10nm～200nm、好ましくは50nm～75nmとなるよう形成すればよい。

#### 【0101】

金属層の代わりに、上記金属の窒化物(例えば、窒化タンゲスタンや窒化モリブデン)を有する膜を用いても構わない。また金属層の代わりに上記金属の合金(例えば、WとMoとの合金:  $W_xMo_{1-x}$ )を有する膜を用いてもよい。金属の合金は、成膜室内に第1の金属(W)及び第2の金属(Mo)といった複数のターゲットを用いたり、第1の金属(W)と第2の金属(Mo)との合金のターゲットを用いたスパッタリング法により形成することができる。また更に、金属層に窒素や酸素を添加してもよい。添加する方法としては、金属層に窒素や酸素をイオン注入したり、成膜室を窒素や酸素雰囲気としてスパッタリング法により形成すればよい。このときターゲットとして窒化された金属を用いてもよい。

#### 【0102】

このような金属層により、剥離工程を制御することができる。すなわち、金属の合金を用いた場合、合金の各金属の組成比を制御することにより、剥離工程を制御できる。具体的には、剥離するための加熱温度の制御や、加熱処理の要否までも制御することができる。その結果、プロセスマージンを広げることができる。

#### 【0103】

その後、金属層201上に被剥離層を形成する。この被剥離層は絶縁膜202として珪素を有する酸化膜を有し、酸化膜は下地膜としての機能も有する。このような金属層上に形成され、能動素子となる半導体膜より下に設けられた絶縁膜を被剥離層と表記する。被剥離層は単層構造、又は積層構造のいずれでもよい。積層構造の場合、金属層や基板からの不純物やゴミの侵入を防ぐため、窒化珪素(SiN)膜、空化酸化珪素(SiONやSi<sub>1</sub>NO)膜等の窒素を有する絶縁膜203を設けることができる。窒素を有する絶縁膜も下地膜として機能する。

#### 【0104】

珪素を有する酸化膜は、スパッタリング法やCVD法により酸化シリコン、酸化シリコン等を形成すればよい。珪素を有する酸化膜の膜厚は、金属層の約2倍以上であることが望ましい。本実施の形態では、シリコンターゲットを用いたスパッタリング法により、酸化シリコン膜を150nm～200nmの膜厚として形成する。

#### 【0105】

この珪素を有する酸化膜を形成するときに、金属層201の表面に当該金属を有する酸化物(以下、金属酸化物と表記する)が形成される。金属酸化物の膜厚は、0.1nm～1μm、好ましくは0.1nm～100nm、更に好ましくは0.1nm～5nmとなるよう形成すればよい。このように金属酸化物は、非常に薄いため膜として観測されない場合があり、図示はしない。また金属酸化物は、硫酸、塩酸或いは硝酸を有する水溶液、硫酸、塩酸或いは硝酸と過酸化水素水とを混同させた水溶液又はオゾン水で処理することにより金属層表面に形成される薄い金属酸化物を用いることもできる。更に他の方法としては、酸素雰囲気中でのプラズマ処理や、酸素含有雰囲気中で紫外線照射することによりオゾンを発生させて酸化処理を行ってもよく、クリーンオーブンを用い200～350℃程度に加熱して形成してもよい。

#### 【0106】

10

20

30

40

50

次いで、窒素を有する絶縁膜203上に半導体膜、ゲート絶縁膜として機能する絶縁膜(以下、ゲート絶縁膜と呼ぶ)205、ゲート電極として機能する導電膜(以下、ゲート電極と呼ぶ)206、ゲート電極をマスクとして半導体膜に不純物領域207n、207pを形成し、ゲート電極及び半導体膜を覆う絶縁膜208を形成し、不純物領域と接続する配線210を形成し、nチャネル型の薄膜トランジスタ230n、及びpチャネル型の薄膜トランジスタ230pを完成させる。このような薄膜トランジスタから、薄膜集積回路を形成することができる。

【0107】

なお絶縁膜208からの水蒸気拡散により、半導体膜の水蒸気濃度を $1 \times 10^{19} \sim 5 \times 10^{20}$  /cm<sup>3</sup>とすることができる。

10

【0108】

また半導体膜は、非晶質半導体、非晶質状態と結晶状態とが混在したセミアモルファス半導体(SASとも表記する)、非晶質半導体中に0.5nm~20nmの結晶粒を観察することができる微結晶半導体、及び結晶性半導体から選ばれたいずれの状態を有してもよい。特に、0.5nm~20nmの結晶を粒観察することができる微結晶状態を有する、所謂マイクロクリスタル(μc)と呼ばれている状態を有してもよい。

【0109】

本実施の形態では、非晶質半導体膜を形成し、加熱処理により結晶化された結晶性半導体膜を形成する。加熱処理とは、加熱炉、レーザー照射、若しくはレーザー光の代わりにランプから発する光の照射(以下、ランプアニールと表記する)、又はそれら組み合わせて用いることができる。

20

【0110】

またレーザー照射を用いる場合、連続発振型のレーザー(CWレーザー)やパルス発振型のレーザー(パルスレーザー)を用いることができる。レーザーとしては、Arレーザー、Krレーザー、エキシマレーザー、YAGレーザー、Y<sub>2</sub>O<sub>3</sub>レーザー、YVO<sub>4</sub>レーザー、YLFレーザー、YAlO<sub>3</sub>レーザー、ガラスレーザー、ルビーレーザー、アレキサンンドライドレーザー、Ti:サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのうち一種または複数種を用いることができる。またレーザーのビーム形状は、線状とすると好ましく、長軸の長さは200~350μmとすればよい。また更にレーザーは、半導体膜に対して入射角θ(0°<θ<90°)を持たせてもよい。

30

【0111】

なおレーザー照射には、連続発振の基本波のレーザー光と連続発振の高調波のレーザー光とを照射するようにしてもよいし、連続発振の基本波のレーザー光とパルス発振の高調波のレーザー光とを照射するようにしてもよい。

【0112】

またパルス発振型のレーザーであって、半導体膜がレーザー光によって溶融してから固化するまでに、次のパルスのレーザー光を照射できるような発振周波数でレーザー光を発振させることで、走査方向に向かって連続的に成長した結晶粒を得ることができる。すなわち、パルス発振の周期が、半導体膜が溶融してから完全に固化するまでの時間よりも短くなるように、発振の周波数の下限を定めたパルスビームを使用してもよい。

40

【0113】

実際に用いることができるパルスビームの発振周波数は10MHz以上であって、通常用いられている数十Hz~数百Hzの周波数帯よりも著しく高い周波数帯を使用する。

【0114】

なお、希ガスや窒素などの不活性ガス雰囲気中でレーザー光を照射するようにしてもよい。これにより、レーザー光照射による半導体表面の荒れを抑えることができ、界面準位密度のばらつきによって生じる閾値のばらつきを抑えることができる。

【0115】

その他の加熱処理として、加熱炉を用いる場合、非晶質半導体膜を500~550°Cで2~20時間かけて加熱する。このとき、徐々に高温となるように温度を500~550°C

50

℃の範囲で多段階に設定するとよい。最初の低温加熱工程により、非晶質半導体膜の水素等が出てくるため、結晶化の際の膜荒れを低減する、いわゆる水素だしを行うことができる。更に、結晶化を促進させる金属元素、例えばN iを非晶質半導体膜上に形成すると、加熱温度を低減することができ好ましい。

## 【0116】

但し、金属元素を形成する場合、金属元素が半導体素子の電気特性に悪影響を及ぼすことが懸念されるので、該金属元素を低減又は除去するためのゲッタリング工程を施す必要が生じる。例えば、非晶質半導体膜をゲッタリングシンクとして金属元素を捕獲するよう工程を行えばよい。

## 【0117】

また直接被形成面に、結晶性半導体膜を形成してもよい。この場合、G e F<sub>4</sub>、又はF<sub>2</sub>等のフッ素系ガスと、S i H<sub>4</sub>、又はS i<sub>2</sub>H<sub>6</sub>等のシラン系ガスとを用い、熱又はプラズマを利用して直接被形成面に、結晶性半導体膜を形成することができる。

## 【0118】

このような半導体膜は、シリコンウェハから形成されるチップと異なり、水素を1×10<sup>19</sup>～5×10<sup>20</sup>/cm<sup>3</sup>有するように形成することができる的是上述のとおりである。水素により、半導体膜中の欠陥を緩和する、所謂欠陥のターミネート効果を奏することができる。加えて水素により、I D Fチップの柔軟性を高めることができる。

## 【0119】

更に、I D Fチップ形成面に占める面積に対する、パターニングされた半導体膜の面積の割合を、5～30%とする。これにより、曲げ応力による薄膜トランジスタの破壊や剥がれを防止することができる。

## 【0120】

パターニングされた半導体膜上の平坦性を高めるため、層間絶縁膜209を形成するとよい。層間絶縁膜は、有機材料や無機材料を用いることができる。有機材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト又はベンゾシクロブテン、シロキサン、ポリシラザンを用いることができる。シロキサンとは、珪素(S i)と酸素(O)との結合で骨格構造が構造され、置換基に少なくとも水素を含む、又は置換基にフッ素、アルキル基、又は芳香族族化水素のうち少なくとも1種を有するポリマー材料を出発原料として形成される。またポリシラザンとは、珪素(S i)と窒素(N)の結合を有するポリマー材料を含む液体材料を出発原料として形成される。無機材料としては、酸化珪素、又は塗化珪素を用いることができる。

## 【0121】

更に好ましくは、層間絶縁膜及び配線を覆って窒素を有する絶縁膜211を形成する。すなわち、窒素を有する絶縁膜203、及び211により薄膜トランジスタ230は、覆われる。更に加えて、樹脂等により覆ってもよい。その結果、半導体膜への不純物の侵入を防ぐことができる。特に、手で直接さわることができる状態のI D Fチップを、名刺等に実装する場合、N a等のアルカリ金属の侵入を防ぐことができる。

## 【0122】

その後、層間絶縁膜上に接続端子としてパンプ106を形成する。パンプはアンテナと同様の方法又は材料により形成することができる。

## 【0123】

以上のように薄膜トランジスタを形成後、金属酸化物形成後に加熱処理を行い、金属酸化物を加熱する。または、薄膜トランジスタの作製途中であって、金属酸化物形成後に加熱処理を行ってもよい。加熱処理の結果、金属酸化膜は結晶状態となる。例えば、金属層にW(タンゲステン)を用いる場合、380～410℃、例えば400℃で加熱処理を行いうと、WO<sub>3</sub>又はWO<sub>3</sub>の金属酸化物が結晶状態となる。加熱処理の温度や要否は、選択される金属層により決定すればよい。その結果、必要に応じて金属酸化物を結晶化し、剥離を容易に行うことができる。

## 【0124】

10

20

30

40

50

半導体素子の作製のための加熱処理と、金属酸化膜を結晶化させるための加熱とは、兼用させることができる。例えば金属酸化膜の結晶化の加熱処理は、半導体膜からの急激な水素放出を防止するための所謂水素出し工程の加熱処理や、結晶性半導体膜を形成する場合の加熱炉やレーザー照射を用いることができる。その結果、作製工程を低減することができる。

## 【0125】

次いで、基板200を剥離する。このとき剥離を簡便に行うため、支持基板を用いてもよい。例えば、支持基板を、基板200側及び基板200と対向する側にそれぞれ設け、これを用いて剥離を行ってもよい。支持基板には、石英基板を用いることができる。

10

## 【0126】

更に剥離を簡便に行うため、剥離が開始されるきっかけとなるような、密着性の低下した部分を形成するといよい。例えば、基板又は支持基板に切り込みを入れたり、大型基板の端面から、剥離が行われる領域にカッター等で傷を付けたりする。

## 【0127】

このような工程後、結晶化された金属酸化物の層内、又は金属酸化物の両面の境界（界面）、すなわち金属酸化物と金属層との界面或いは金属酸化物と絶縁膜202との界面から剥離が生じ、基板をはずすことができる。

## 【0128】

また剥離手段には、物理的手段又は化学的手段を用いることができる。物理的手段としては基板や支持基板に力を加えればよい。化学的手段としては、剥離層たる金属層とは反応するが、その他の領域とは反応しないエッティング剤を用いればよい。エッティング剤には液体又は液体がある、

20

## 【0129】

そして図8（B）に示すようにフレキシブル基板250に接着剤251を用いて、薄膜トランジスタ等を転置し、接着する。なお、転置とは、ある基板へ形成された素子（形成途中の素子を含む）を別の基板へ移すことをいう。フレキシブル基板の材料は、上述したとおりである。

## 【0130】

また、IDFチップを実装する物品の表面に直接転置してもよい。この場合、フレキシブル基板をない状態で転置することができ、IDFチップの薄膜化、軽量化に貢献することができる。

30

## 【0131】

接着剤としては、紫外線硬化樹脂、具体的にはエポキシ樹脂系接着剤或いは樹脂添加剤等の接着剤又は両面テープ等を用いることができる。

## 【0132】

このようなチップにおける厚みを最も占めるガラス基板等を剥離することができ、薄膜のフレキシブル基板へ転置することができるIDFチップにより、名刺の薄膜化を達成することができる。

## 【0133】

基板を剥離すると、金属酸化物が薄膜トランジスタ側において全て除去されている場合、又は一部或いは大部分が薄膜トランジスタ側に点在（残留）している場合がある。金属酸化物が残留している場合は、エッティング等により除去してもよい。このとき、更に珪素を有する酸化膜を除去しても構わない。残留物や酸化物を除去した後にフレキシブル基板へ転置することにより、接着性の向上が期待できる。

40

## 【0134】

転置が終了後、支持基板を使用したときは、当該支持基板を剥離する。このような、剥離する必要がある支持基板への接着には、剥離可能な接着剤、例えば紫外線により剥離する紫外線剥離型、熱により剥離する熱剥離型或いは水により剥離する水溶性の接着剤、又は両面テープ等を接着剤として使用するとよい。

## 【0135】

50

その後、フレキシブル基板を切断することにより、各 I D F チップ 1 0 0 を切り出す。このとき大型のフレキシブル基板を用いることにより、多面取りを行うことができ、 I D F チップのコストを下げることができる。

【 0 1 3 6 】

次いで図 8 (C) に示すように、アンテナ 1 0 1 が形成されたアンテナ用基板 1 0 2 に、 I D F チップ 1 0 0 を実装する。

【 0 1 3 7 】

断面図に示すように、アンテナ用基板上に設けられたアンテナ 1 0 1 と、パンプ 1 0 6 とが異方性導電体 1 2 3 が有する導電体 1 0 7 により接続されている。

【 0 1 3 8 】

以上のように、 I D F チップを形成し、所定の領域に実装することができる。

【 0 1 3 9 】

本実施の形態では、金属層等を用いた剥離法を説明したが、その他の剥離法により基板 2 0 0 を剥離してもよい。例えば、剥離層ヘレーザーを照射して、基板 2 0 0 を剥離したり、エッチングにより基板 2 0 0 を除去したりすることができる。

【 0 1 4 0 】

また、剥離層が露出するよう開口部を形成し、当該開口部にフッ素系、又は塩素系、例えば C I F<sub>3</sub> 等のエッチング剤を導入し、基板を剥離することもできる。このとき剥離層には珪素を有する膜、例えば非晶質珪素膜、 S A S 、結晶性珪素膜を用いる。またフッ素系のエッチング剤として H F を用いる場合、剥離層には酸化珪素を用いる。

【 0 1 4 1 】

また剥離転置を一切行わずに I D F チップを形成してもよい。この場合、薄膜トランジスタの加熱工程と、基板 2 0 0 の耐熱温度とを考慮する必要がある。

例えば、半導体膜に加熱工程を有しない S A S を用いる場合、耐熱性がさほど高くないフレキシブル基板を用いることができる。

また半導体膜に加熱により形成された結晶性半導体膜を用いる場合、該加熱処理に耐えうるガラス基板を用いる必要がある。ガラス基板はフレキシブル基板と比較して厚いため、薄膜化したい場合はガラス基板の裏面を化学的及び機械的に研磨する処理（代表的には C M P ; C hemical - M echanical P olishing 法等）により研磨して削ることができる。また、直接結晶性半導体膜を形成する場合は、高耐熱温度を有する石英基板を用いることができる。この場合も、 C M P 法等により研磨することで石英基板の薄膜化を達成できる。

【 0 1 4 2 】

本実施の形態では、接続端子部が I D F チップの下方に存在する所謂フェイスダウン状態で薄膜集積回路を実装する場合について説明したが、接続端子部が I D F チップの上方に存在する所謂フェイスアップ状態で薄膜集積回路を実装してもよい。フェイスアップ状態の場合、集積回路の接続端子部の導電膜と、アンテナ等のコンタクトには、ワイヤボンディング法を用いるとよい。

【 0 1 4 3 】

以上、基板 2 0 0 上に薄膜トランジスタを形成後、基板 2 0 0 し、転置する形態を説明したが、フレキシブル基板に相当する転置の先や、剥離及び転置のタイミング若しくは回数は本実施の形態に限定されない。例えば、転置するタイミングは、金属酸化物形成後、加熱を行った直後フレキシブル基板へ転置を行ってもよく、その後フレキシブル基板上で薄膜トランジスタを完成させててもよい。この場合、半導体膜として非結晶状態のものを用いると、加熱温度を低く又は加熱処理を行わずに形成することができるため、フレキシブル基板へ転置を行った後であっても、薄膜トランジスタを形成することができる。また転置の先としては、フレキシブル基板以外に、直接物品の表面に転置したり、プリント基板等にも転置してもよい。例えば、携帯電話機等に I D F チップを実装する場合、プリント基板へ転置することになりうる。また剥離、転置の回数により I D F チップが、フェイスアップ状態となるか、又はフェイスダウン状態となるかを決めることができる。

10

20

30

40

50

## 【0144】

このように形成される I D F チップは、シリコンウェハからなるチップと異なり、0.2  $\mu$ m 以下、代表的には 40 nm ~ 170 nm、好ましくは 50 nm ~ 150 nm の半導体膜を能動領域として有することを特徴としているため、ガラス基板や石英基板に形成しても本発明の効果を奏すことができる。勿論 I D F チップの効果を高めるためには、フレキシブル基板上に設けると好ましいため、上述のように転置することが好ましい。

## 【0145】

また I D F チップは、絶縁表面を有する基板上に設けられる、又は絶縁表面を有する基板がないため、シリコンウェハから形成されるチップと比較して、電波吸収の心配がなく、高感度な信号の受信を行うことができる。

10

## 【0146】

絶縁表面を有する基板としては、バリウムホウケイ酸ガラスや、アルミニウムホウケイ酸ガラスなどのガラス基板、石英基板、ステンレス基板等が挙げられる。またその他、ポリエチレン-テレフタレート (P E T) 、ポリエチレンナフタレート (P E N) 、ポリエーテルサルファン (P E S) に代表されるプラスチックや、アクリル等の合成樹脂からなる基板が使用される。

## 【0147】

このような絶縁表面を有する基板に I D F チップを形成する場合、円形のシリコンウェハからチップを取り出すシリコンウェハで作製されたチップと比較して、母体基板形状に制約がない。そのため、I D F チップの生産性を高め、大量生産を行うことができる。その結果、I D F チップのコストの削減が期待できる。単価が非常に低い I D F チップは、単価コストの削減により非常に大きな利益を生むことができる。

20

## 【0148】

本発明の I D F チップは、フレキシブル基板を用いて形成することができる。そのため、シリコンウェハから形成されるチップと比較して、高いフレキシブル性を有し、更に軽量化を達成することができる。フレキシブル基板は、ポリエチレン-テレフタレート (P E T) 、ポリエチレンナフタレート (P E N) 、ポリエーテルサルファン (P E S) に代表されるプラスチックや、アクリル等の可挠性を有する合成樹脂からなる基板が該当する。

## 【0149】

このような薄膜、軽量、フレキシブル性の高い I D F チップは、シリコンウェハから形成されるチップと比較して、破損しにくい。

30

## 【0150】

更に好ましくは、本発明の I D F チップは、絶縁表面を有する基板、及びフレキシブル基板のない状態でフィルム状物品へ実装する。すなわち、I D F チップを物品の表面に直接転置してもよい。この場合、フレキシブル基板を省略することができ、I D F チップの薄膜化、軽量化に貢献することができる。その結果、更にフィルム状物品のデザイン性を損ねることがなく好ましい。

## 【0151】

本実施の形態では、I D F チップとアンテナとを別途形成する場合について説明したが、一体に形成する場合においても剥離、転置を行なうことができる。例えば、配線 210 と一緒にアンテナを形成し、その状態で剥離、転置を行なえばよい。

40

## 【0152】

本実施の形態では、非接触型 I D F チップについて説明したが、接触型 I D F チップ、及びハイブリッド型 I D F チップのいずれでもよい。

## 【0153】

（実施の形態 8）

本実施の形態ではアンテナの構成及び形成方法について説明する。

## 【0154】

まずアンテナの形状や長さについて説明すると、当該形状を制約するアンテナの巻き数、つまり長さは、通信距離や電波の周波数によって決まる。そしてアンテナの形状は直線状

50

又は巻き状を有することができる。アンテナを巻き状とするのは、長さを確保するためである。アンテナ用基板や物品の表面上に設けられた巻き状のアンテナは、中心から外側へむかって矩形状又は円状に巻くように設けられている。

## 【0155】

アンテナの2箇所には、接続端子が設けられている。多くの接続端子は、アンテナの両先端に設けられているが、接続端子はどこに設けてもよく、IDFチップの接続端子に合わせて、各接続端子の配置を決定することができる。このとき、接続端子同士が近接するよう設けたり、離れるように設けてもよい。

## 【0156】

次いで、アンテナの作製方法について、図9を用いて説明する。図9において、アンテナ用基板へ矩形状に巻かれたアンテナを形成する場合を説明する。アンテナ用基板はパリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、ポリエチレン-テレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルファン(PE-S)に代表されるプラスチックや、アクリル等の可挠性を有する合成樹脂からなる基板を用いることができる。アンテナ用基板の厚みは薄い方が好ましいため、フィルム状の基板が好ましい。

10

## 【0157】

図9(A)に示すように、アンテナ用基板102の一方の面102aに液滴吐出法によりアンテナ101aを形成する。液滴吐出法とは、導電膜や絶縁膜などの材料が混入された組成物の液滴(ドットとも表記する)を選択的に吐出(噴出)する方法であり、その方式によっては、インクジェット法とも呼ばれる。また液滴吐出法以外に、スパッタリング法、印刷法、メッキ法、フォトリソグラフィー法及びメタルマスクを用いた蒸着法のいずれか、又はそれらを組み合わせた方法によりアンテナを形成することができる。例えば、スパッタリング法、液滴吐出法、印刷法、フォトリソグラフィー法及び蒸着法のいずれかにより第1のアンテナを形成し、メッキ法により第1のアンテナを覆うように第2のアンテナを形成し、積層型アンテナを形成することもできる。特に、液滴吐出法、又は印刷法によりアンテナを形成する場合、導電膜をバーニングする必要がないため、作製工程を低減することができる。

20

## 【0158】

アンテナ材料には、Ag(銀)、Al(アルミニウム)、Au(金)、Cu(銅)、Pt(白金)等の導電材料を用いることができる。比較的の抵抗の高いAlやAuを用いる場合、配線抵抗が懸念される。しかし、アンテナを厚くしたり、アンテナ形成面積が広い場合には、アンテナの幅を広くすることで配線抵抗を低減することができる。また積層型アンテナとし、抵抗の低い材料で覆ってもよい。Cuのように拡散が懸念される導電材料は、アンテナの被形成面、又はCuの周囲を覆うように保護膜として機能する絶縁膜を形成するといよい。

30

## 【0159】

本実施の形態の場合、溶媒としてテトラデカンに混入されたAgをノズル260より滴下して、アンテナを形成する。このときAgの密着性を高めるため、酸化チタン(TiO<sub>x</sub>)からなる下地膜を形成してもよい。

40

## 【0160】

更に好ましくは、形成されたアンテナに圧力を加え、平坦性を向上させることができる。その結果、アンテナを薄膜化することができる。加圧手段に加えて、加熱手段を有してもよく、加圧処理と加熱処理とを同時にを行うことができる。特に液滴吐出法を用いる場合であって、溶媒を除去するために加熱処理をする必要があるときは、当該加熱処理と兼ねることができる。

## 【0161】

またアンテナ用基板に開口部(溝とも呼ぶ)を形成し、該溝にアンテナを形成してもよい。溝内にアンテナを形成することができるため、アンテナ用基板の薄膜化を達成し、一方アンテナに対しては厚膜化を図ることができる。

50

## 【0162】

その後図9 (B) に示すように、アンテナ基板の他方の面102bに、液滴吐出法によりアンテナの残りの一部を形成する。これのように他方の面に設けるのは、巻くようにアンテナが設けられているため、アンテナ同士がショートしないよう絶縁物を介す必要があるからである。そのため、アンテナ基板の両面にアンテナを形成しない場合、絶縁物に設けられた開口部を介してアンテナの一部を形成すればよい。

## 【0163】

本実施の形態では、アンテナ用基板に開口部262を形成し、当該開口部を介してアンテナ同士を接続している。

## 【0164】

次いで、図9 (C) に示すように、アンテナ101bとIDFチップ100とを導通するため開口部を形成する。当該開口部において、アンテナの接続端子と、IDFチップの接続端子とを接続する。

## 【0165】

右図に示すアンテナ用基板102のi-jにおける断面図を用いて詳しく説明する。他方の面に形成されたアンテナ101bの接続端子が設けられた領域において、アンテナ用基板には開口部262が設けられている。そして、当該開口部のアンテナ101bの接続端子と接続するようにIDFチップ100を実装する。

## 【0166】

このとき、IDFチップの接続端子、つまりバンプ106と、アンテナ101a、101bの接続端子とは、異方性導電体123により接続される。異方性導電体は、導電体107が分散している樹脂であり、接着機能も有している。当該導電体は、接続端子が設けられた領域において圧着され、アンテナ101a、101bと、IDFチップ100とが導通となる。その他の領域では、当該導電体は、十分な間隔を保っているため導通することはない。

## 【0167】

また開口部262には、当該導電体が充填して導通しているが、開口部内にアンテナ材料を充填してもよく、他方の面にアンテナを形成するときに、開口部内にアンテナ材料を充填することができる。

## 【0168】

図示しないが、アンテナとIDFチップ接続後、IDFチップを保護するために樹脂や塗素を有する絶縁膜で覆ってもよい。また当該絶縁膜により、IDFチップが有する薄膜トランジスタへの不純物拡散を防止することができる。

## 【0169】

本実施の形態では異方性導電体により、IDFチップの接続端子がIDFチップの下方に存在する所謂フェイスダウンで実装する場合を説明したが、接続する手段にワイヤボンディング法を用いてもよい。この場合、IDFチップの接続端子がIDFチップの上方に存在する所謂フェイスアップで実装する場合に適している。

## 【0170】

以上、本実施の形態では、わかりやすくするためにIDFチップやアンテナ用基板を厚く記載したが、実際は非常に薄い形状となっている。

## 【0171】

## (実施の形態9)

IDFチップは、シリコンウェハにより形成されたチップと比較して、ある程度の面積を有し、且つフレキシブル性が高いため、曲げ応力による破壊を考慮する必要がある。そこで本実施の形態では、IDFチップを実装する名刺を曲げた状態について説明する。

## 【0172】

図11 (A) には、矢印の方向280に曲がった状態の名刺120を示している。一般的に、薄膜物品は、長軸方向に曲がりやすい、又は曲げやすいため、本実施の形態では長軸方向に曲げる場合を説明する。

10

20

30

40

50

## 【0173】

このときの I D F チップ 100 の状態を図 11 (B) に示す。I D F チップは、複数の薄膜トランジスタ 230 を有し、当該薄膜トランジスタは、キャリアの移動方向 281 と、矢印の方向 (曲げる方向) 280 とが垂直となるように配置する。すなわち、曲げる方向 280 と垂直となるように薄膜トランジスタのソース領域 230 (s) 、チャネル形成領域 230 (c) 、ドレイン領域 230 (d) を配列する。その結果、曲げ応力による薄膜トランジスタの破壊や剥がれを防止することができる。

## 【0174】

また半導体膜として、レーザー照射を用いた結晶性半導体膜を用いる場合、レーザー走査方向 283 と曲げる方向 280 と垂直となるように設定する。例えば、図 11 (C) に示すように、レーザーの照射領域 (スポット) 282 を、矩形状に走査して、全面を結晶化する場合、レーザー走査方向 283 は曲げる方向 280 と垂直な方向とする。

10

## 【0175】

このような方向に I D F チップを曲げることにより、I D F チップ、特に薄膜トランジスタを破壊する事なく、更に、キャリアの移動方向に存在する結晶粒界を極力低減することができる。その結果、薄膜トランジスタの電気特性、特に移動度を向上させることができる。

## 【0176】

加えて、バーニングされた半導体膜が I D F チップにおいて占める面積の割合を、5 ～ 30 % とすることで、曲げ応力による薄膜トランジスタの破壊や剥がれを防止することができる。

20

## 【0177】

本実施の形態では、非接触型 I D F チップを実装する場合について説明したが、接触型 I D F チップ、及びハイブリッド型 I D F チップのいずれでもよい。

## 【0178】

(実施の形態 10)

このような I D F チップを実装した名刺の使用形態について説明する。

## 【0179】

図 12 (A) には、I D F チップ 100 を実装した名刺 120 と、リーダ・ライター装置 301 と、パーソナルコンピュータ 302 等による情報の流れを示している。リーダ・ライター装置を介して I D F チップの情報、特に電子メールアドレスをパーソナルコンピュータへ入力することができ、表示部 302 a で確認することができる。このとき、電子メールソフトを起動した状態であれば、直ぐに電子メールを送信することができる。

30

## 【0180】

また名刺管理ソフトを起動した状態で、リーダ・ライター装置を介して I D F チップの情報を入力してもよい。従来、時間を要した名刺の管理を簡便なものとすることができる。

## 【0181】

加えて、企業の宣伝情報、例えばホームページアドレスをパーソナルコンピュータへ入力してもよい。このとき、インターネット用ソフトを起動した状態とする。

40

## 【0182】

またパーソナルコンピュータに代えて、電話機 303 を用いてもよい。この場合、名刺 120 に記録された電話番号を、リーダ・ライター装置 301 を介して電話機 303 へ入力することができ、表示部 303 a で確認することができる。

## 【0183】

また、リーダ・ライター装置 301 に、パーソナルコンピュータ 302 と、電話機 303 共に接続することができる。

## 【0184】

また、リーダ・ライター装置の機能を持たせた携帯用電子機器、代表的には携帯電話機 304 や P D A により、名刺の情報を読み取ることができる。例えば、携帯電話機 304 のアンテナ 304 b として機能するコイルが、リーダ・ライター装置のアンテナを兼ねるよ

50

うに設計する。携帯電話機では、名刺に記録された電話番号及び電子メールアドレスを入力することができ、表示部304aで確認することができる。

【0185】

IDFチップに記録された情報を読み取ることにより、手作業で、名刺情報を入力する場合と比べ、入力ミスを防止することができる。また多量の名刺の管理を簡便にすることができます。

【0186】

図12(B)には、IDFチップ及びリーダ・ライター装置の回路構成を示す。

【0187】

まず、IDFチップ100は、アンテナコイル401、容量402とを有し、復調回路403、変調回路404、整流回路405、マイクロプロセッサ406、メモリ407、負荷をアンテナコイル401に与えるためのスイッチ408とを有している。これらの回路やマイクロプロセッサは、薄膜集積回路により形成することができる。なおメモリ407は1つに限定されず、複数であってもよい。

10

【0188】

またリーダ・ライター装置410は、アンテナコイル411、変調回路412、発振手段413とを有し、これらにより送信信号を作成することができる。またリーダ・ライター装置410は、受信信号を検波し、增幅して復調する検波復調回路414を有する。IDFチップからの受信信号は非常に弱いために、フィルタ等により分離、増幅するとよい。そして、これらの受信信号は、ゲートASIC415に送られる。

20

【0189】

ゲートASICに入力されたデータは、マイクロプロセッサ416に送られて処理される。そして必要に応じて、マイクロプロセッサ416等と、メモリ417と相互に信号のやりとりを行い、所定の演算処理を達成する。メモリ417にはマイクロプロセッサ416において用いられるプログラム、データなどが記憶されている他、演算処理時の作業エリアとしても用いることができる。その後、マイクロプロセッサ416等と、信号インターフェース419と信号のやりとりを行うこともできる。またこれら信号の相互交換のための電源部418を備えている。

【0190】

これらマイクロプロセッサ416、メモリ417、信号インターフェース419は、パーソナルコンピュータや電話機自体に設けることができる。

30

【0191】

またリーダ・ライター装置の機能を兼ねる携帯電話機のような電子機器は、アンテナコイル411、変調回路412、発振手段413、検波復調回路414、ゲートASIC415、マイクロプロセッサ416、メモリ417、電源部418、信号インターフェース419と有している。

【0192】

もちろんパーソナルコンピュータや電話機に上記回路等を形成し、リーダ・ライター装置の機能を兼ねさせることもできる。

40

【0193】

またIDFチップでは、ゲートASIC415から変調回路412を介して電波として送られてきた信号は、アンテナコイル401において電磁誘導により交流の電気信号に変換される。復調回路403では該交流の電気信号を復調し、マイクロプロセッサ406に送信する。また整流回路405では、交流の電気信号を用いて電源電圧を生成し、マイクロプロセッサ406に供給する。

【0194】

マイクロプロセッサ406では、入力された信号に従って各種演算処理を行う。メモリ407にはマイクロプロセッサ406において用いられるプログラム、データなどが記憶されている他、演算処理時の作業エリアとしても用いることができる。そしてマイクロプロセッサ406から変調回路404に送られた信号は、交流の電気信号に変調される。スイ

50

ツチ408は、変調回路404からの交流の電気信号に従って、アンテナコイル401に負荷を加えることができる。リーダ・ライター装置は、アンテナコイル401に加えられた負荷を電波で受け取ることで、結果的にマイクロプロセッサ406からの信号を読み取ることができる。

【0195】

なお、図12(B)に示すIDFチップやリーダ・ライター装置の回路構成は、本発明の一形態を示したのに過ぎず、本発明は上記構成に限定されない。信号の伝送方式は、本実施の形態で示したような電磁結合方式に限定されず、電磁誘導方式、マイクロ波方式やその他の伝送方式を用いててもよい。また例えば本発明のIDFチップに、GPSなどの機能を搭載してもよい。

10

【0196】

(実施の形態11)

本実施の形態では、IDFチップを実装した刊行物、例えば新聞の使用形態について説明する。

【0197】

新聞の一部に、新聞の情報が記載されたIDFチップを実装する。このIDFチップの情報を、携帯用電子機器、例えば携帯電話機へ入力する。このとき、専用のリーダ・ライター装置を用いて情報を入力してもよいし、上述したように携帯電話機が有するリーダ・ライター機能により情報を入力してもよい。

20

【0198】

このように携帯用電子機器に入力された情報により、電車等の狭い乗物内で新聞紙を広げることなく、表示部で新聞の情報を読むことができる。新聞以外であってよく、例えば小説や雑誌等の情報を携帯用電子機器へ入力することもできる。

【0199】

刊行物にIDFチップを実装する場合であっても、薄膜、軽量、破損しにくい、透光性を有する等の効果を奏している。そのため、IDFチップの耐久性を向上させることができ、刊行物のデザイン性を損ねることがない。

30

【0200】

以上のように、刊行物等にIDFチップを実装することにより、記載された情報を電子化することが簡便になり、高付加価値化、高機能化を達成することができる。

40

【0201】

このようにIDFチップは、多様な使用形態を展開することができる。

(図面の簡単な説明)

【0202】

【図1】IDFチップ搭載の名刺の作製工程を示した図である。

【図2】IDFチップ搭載の名刺の作製工程を示した図である。

【図3】IDFチップ搭載の名刺の断面図である。

【図4】IDFチップ搭載の名刺を示した図である。

【図5】IDFチップ搭載の名刺を示した図である。

【図6】IDFチップ搭載の名刺を示した図である。

【図7】IDFチップ搭載の名刺を示した図である。

【図8】IDFチップの作製工程を示した図である。

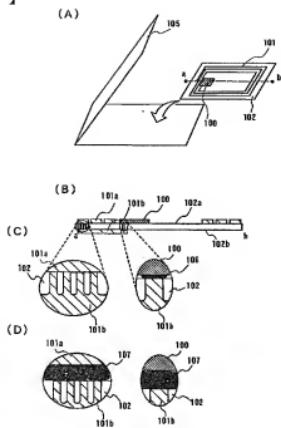
【図9】アンテナの作製工程を示した図である。

【図10】IDFチップ搭載の名刺を示した図である。

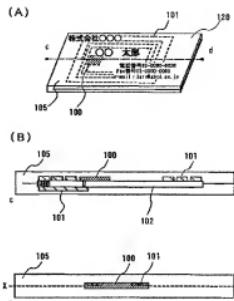
【図11】IDFチップ搭載の名刺を曲げた状態を示した図である。

【図12】IDFチップ搭載の名刺の使用形態等を示した図である。

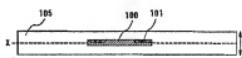
【図1】



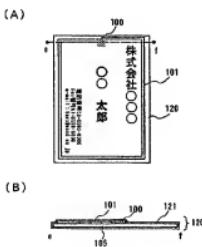
【図2】



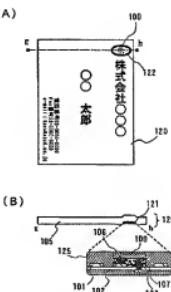
【図3】



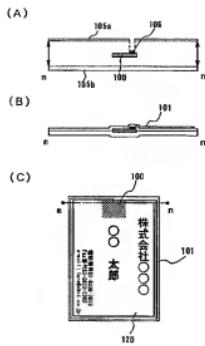
【図4】



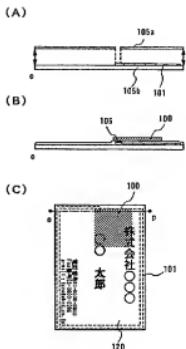
【図5】



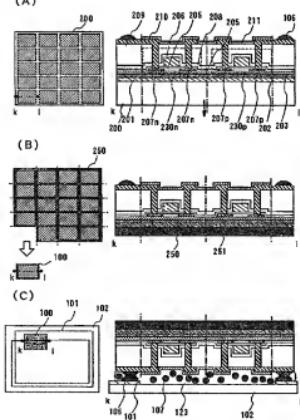
【図6】



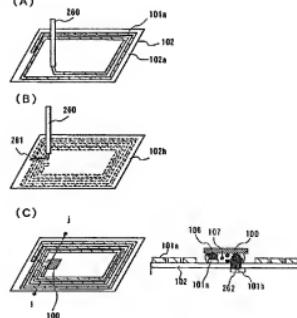
【図7】



【図8】

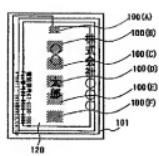


【図9】

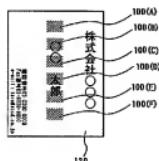


【図 1 0】

(A)



(B)



【図 1 1】

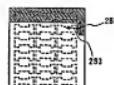
(A)



(B)

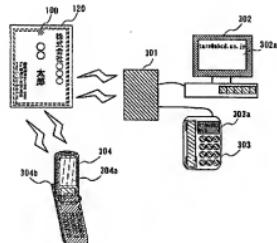


(C)

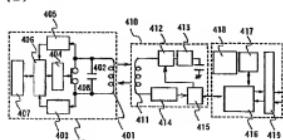


【図 1 2】

(A)



(B)



---

フロントページの続き

(51)Int.C1. <sup>7</sup>	F I	テーマコード (参考)
H 0 1 L 27/12	H 0 1 L 23/12	Z
H 0 1 L 29/786	B 4 2 D 15/02	5 2 1
// B 4 2 D 15/02	B 4 2 D 15/10	5 2 1
B 4 2 D 15/10		
F ターム(参考) 2C005 MA02 MA09 MA15 MA02 MA08 MA09 MA31 MA36 NB01 PA03		
PA18 PA21 RA15 RA18 TA22 TA27 UA01 UA04 UA05 UA06		
5B035 AA00 BA03 BB09 CA01 CA23		
5F044 KK03 LL09 LL11		
5F110 AA30 CC02 CC04 DD01 DD02 DD03 DD12 DD13 DD14 DD15		
DD25 GG01 GG02 GG13 GG14 GG15 GG16 GG25 GG32 GG34		
GG44 GG45 NN03 NN27 NN71 PP01 PP03 PP06 PP10 PP13		
PP23 PP34 PP35 QQ11 QQ16 QQ23 QQ28		